

Cyfrowe Układy Scalone

Marcin Polkowski
marcin@polkowski.eu

7 listopada 2007

Spis treści

1	Wprowadzenie	2
2	Zadania układu	2
3	Wykorzystane moduły elektroniczne	3
3.1	7493 - cztero bitowy licznik binarny	3
3.2	74181 - moduł arytmetyczny	3
4	Opis działania układu	5
4.1	Przykładowy stan układu	5
5	Podsumowanie	7
6	Bibliografia	7

Spis rysunków

1	Schemat ideowy budowanego układu	2
2	Układ 7493	3
3	Układ 74181	3
4	Schemat układu 74181	4
5	Schemat budowanego układu	5

Spis tablic

1	Tabela wyników sumowania	8
---	------------------------------------	---

1 Wprowadzenie

Celem ćwiczenia było wykonanie układu cyfrowego realizującego zamierzone zadanie z wykorzystaniem dostępny na pracowni elementów TTL serii 74XX.

Wykonany przeze mnie układ zaprojektowałem samodzielnie (nie korzystałem z propozycji układów przygotowanych przez autora ćwiczenia).

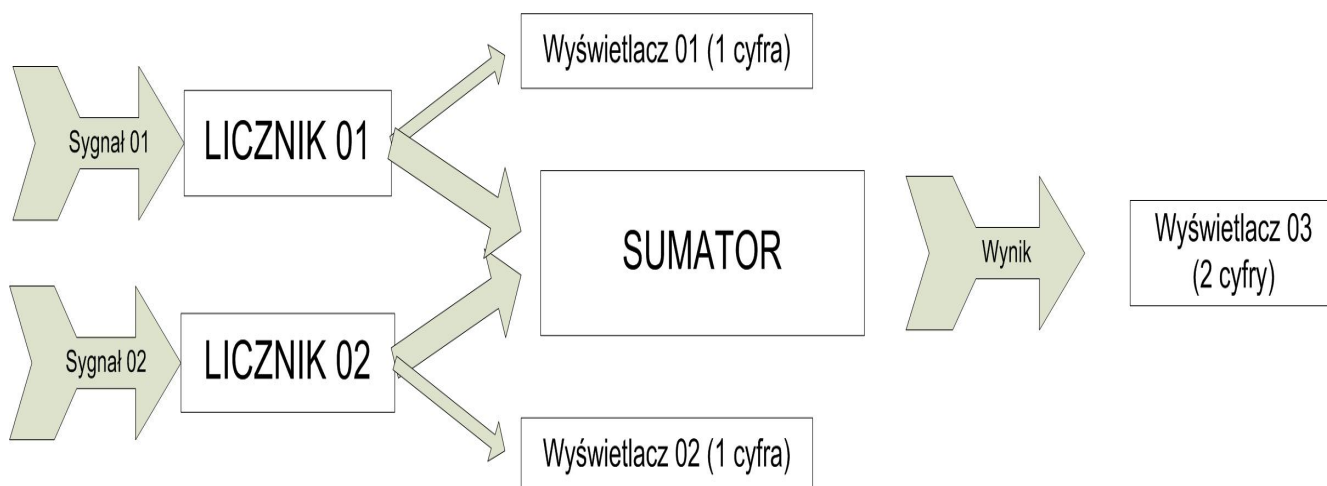
2 Zadania układu

Zadaniem zbudowanego układu jest sumowanie dwóch 3-bitowych liczb binarnych do jednej liczby 5-bitowej.

Liczby 3-bitowe są generowane przy pomocy dwóch działających oddzielnie liczników 4-bitowych (7493, patrz sekcja 3.1), z których wykorzystuję trzy pierwsze bity (liczbę 3-bitową). Licznik liczy "do przodu" w zakresie od 000 (0) do 111 (7). Liczniki mogą być sterowane tym samym sygnałem z generatora (wtedy liczą w tym samym tempie), lub dwoma różnymi sygnałami (podawanymi z dwóch wzajemnie rozdzielnych generatorów fali prostokątnej).

Liczby te są przekazywane do modułu arytmetycznego (74181, patrz sekcja 3.2) skonfigurowanego do sumowania liczb podawanych na wejściu. Na wyjściu modułu otrzymujemy jedną liczbę 4-bitową z zakresu od 0000 (0) do 1111 (15). Wynik dodawania jest prezentowany na dwucyfrowym wyświetlaczu LED w systemie ósemkowym.

Schemat ideowy działania układu jest przedstawiony na rysunku 1. Do skonstruowania układu posłużyły dwa



Rysunek 1: Schemat ideowy budowanego układu

różne elementy elektroniczne:

- liczniki 7493 (dwie sztuki)
- jeden moduł arytmetyczny 74181

Obydwa moduły zostały opisane w sekcji 3.

Schemat układu wraz z opisem działania układu znajduje się w sekcji 4.

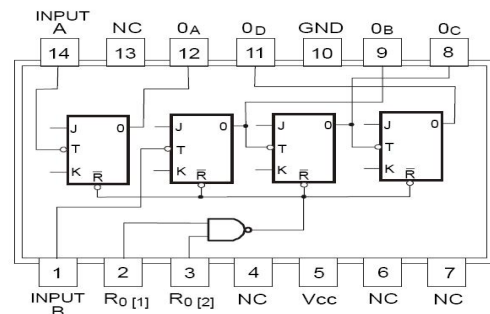
3 Wykorzystane moduły elektroniczne

3.1 7493 - cztero bitowy licznik binarny

Schemat wyprowadzeń (wejść i wyjść) modułu 7493 ukazany jest na rysunku 2.

Moduł 7493 zawiera w sobie dwa liczniki binarne: jednobitowy i trzybitowy. Licznik czterobitowy można uzyskać łącząc obydwaj liczniki szeregowo poprzez zwarcie wyjścia licznika jednobitowego (12 pin) z wejściem licznika trzybitowego (1 pin).

W wykonanym projekcie liczniki były skonfigurowane do liczenia 4-bitowego, mimo że wykorzystane zostały tylko trzy pierwsze bity. Pierwsza wykonana wersja projektu dokonywała sumowania dwóch liczb 4-bitowych do jednej liczby 5-bitowej, jednak ze względu na trudność z prezentacją (poprawnym wyświetleniem) liczby cztero i pięciobitowych projekt został ókrojony do sumowania składników 3-bitowych.



Rysunek 2: Układ 7493

Sygnal z generatora (fala prostokątna o ustalonej częstotliwości i amplitudzie na poziomie 5V) podawany jest na wejście (14 pin) licznika czterobitowego powstałego z połączenia obydwu liczników w danym układzie.

Moduł jest zasilany stałym prądem o napięciu zgodnym ze specyfikacją układów (5V).

Licznik jest resetowany (do wartości 0000) poprzez pojawienie się wysokich stanów (jedynek logicznych) na 2 i 3 pinie. Aby licznik funkcjonował poprawnie jeden z pinów odpowiedzialnych za reset (lub oba) musi być zwarty do masy (niski stan - zero logiczne), gdyż zgodnie ze standardem TTL pin nie zwarty ani do napięcia wysokiego ani do masy przyjmuje domyślnie wartość logiczną jeden.

Pojawienie się na wejściu sygnału wysokiego powoduje zwiększenie wartości licznika o 1:

$$000 \rightarrow 001 \rightarrow 010 \rightarrow 011 \rightarrow 100 \rightarrow 101 \rightarrow 110 \rightarrow 111 \rightarrow 000 \rightarrow \dots$$

Maksymalnym stanem licznika trzybitowego jest 111. Dodanie 1 do tego stanu powoduje wyzerowanie licznika:

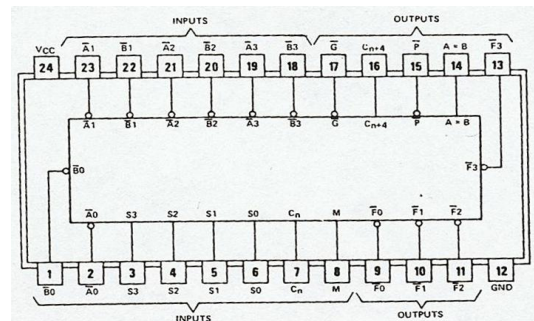
$$111 \rightarrow 000 \rightarrow 001 \rightarrow \dots$$

3.2 74181 - moduł arytmetyczny

Ukazany na rysunku 3 moduł jest zaawansowanym układem arytmetycznym dokonującym operacji na dwóch czterobitowych liczbach podawanych na wejścia A_0, A_1, A_2, A_3 oraz B_0, B_1, B_2, B_3 .

Moduł 74181 potrafi wykonywać 16 różnych operacji arytmetycznych. Wybór operacji następuje poprzez ustawienie odpowiednich stanów logicznych na wejściach S_0, S_1, S_2, S_3 . W zbudowanym układzie moduł 74181 odpowiada za dodawanie liczb podawanych na wejścia. W celu ustawienia operacji sumowania wejścia S_1 oraz S_2 zostały zwarte do masy (niski stan logiczny).

Moduł 74181 jest przystosowany do operacjach na liczbach dłuższych niż cztery bity poprzez pracę szeregową modułów. W budowanym układzie moduł pracuje samodzielnie, więc przeniesienie z poprzedniego układu podawane na złącze C_n wynosi 0, a więc musi być zwarte do masy.

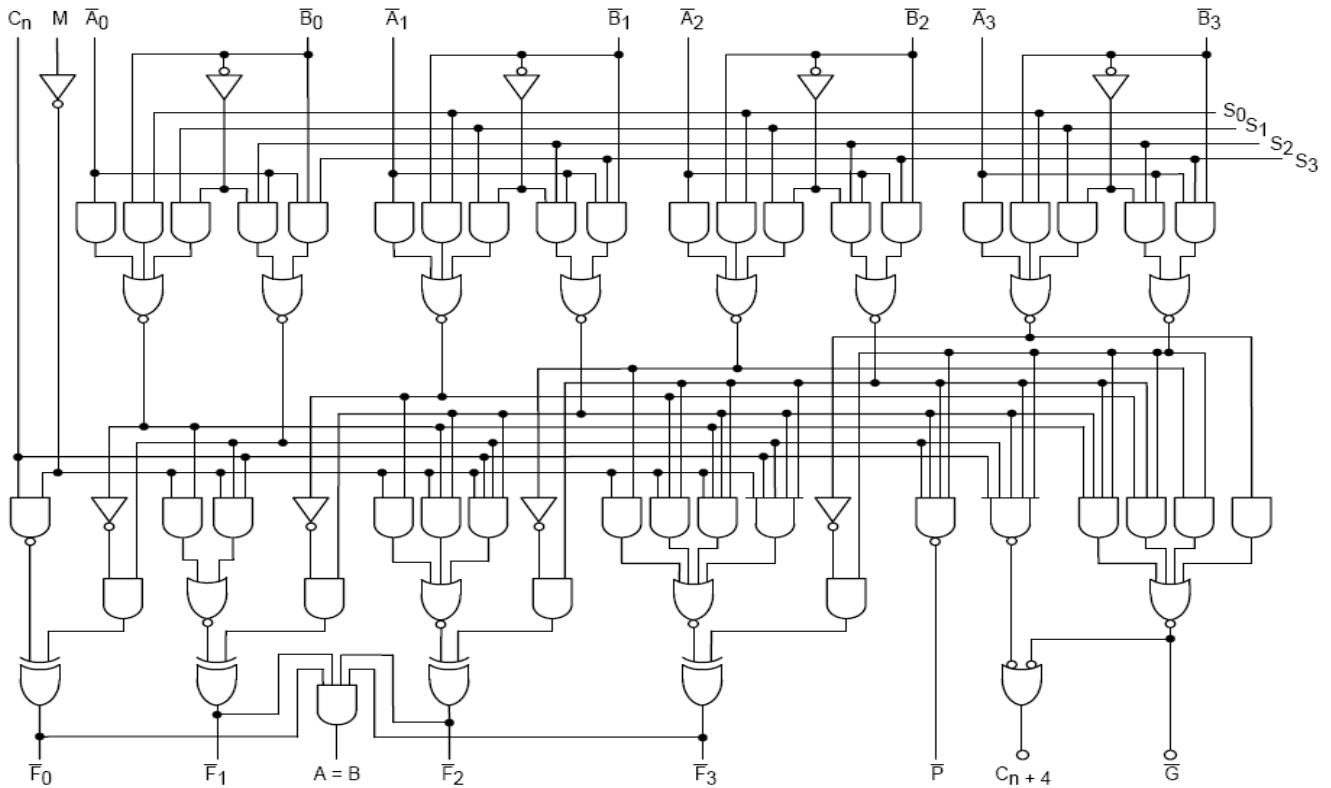


Rysunek 3: Układ 74181

W celu dokonywania operacji arytmetycznych modułem 74181 należy uaktywnić wewnętrzny przerzutnik poprzez przekazanie niskiego stanu (zwarcie do masy) złącza M .

Wynikiem pracy modułu jest liczba 4-bitowa (na wejście podajemy liczby trzybitowe, więc wejścia A_3 i B_3 odpowiadające za czwarte bity składników operacji muszą być zwarte do masy, gdyż ich wartość logiczna wynosi 0). Wynik pracy modułu odcytujemy ze złącz F_0, F_1, F_2, F_3 .

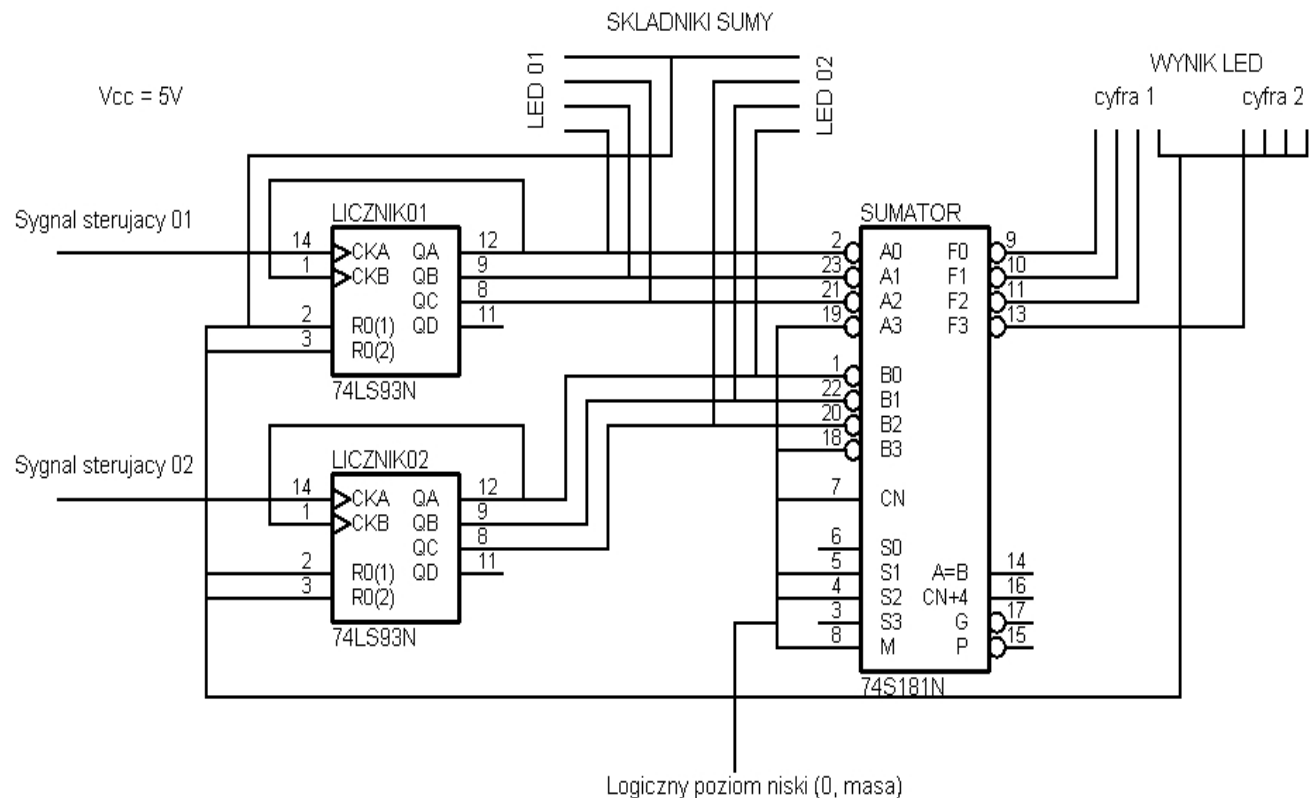
Moduł 74181 jest bardzo zaawansowany i ma skomplikowaną budowę (rysunek 4), więc uzyskanie jego funkcjonalności przez ekwiwalent zbudowany z bramek logicznych jest (na płytce uniwersalnej) praktycznie niewykonalne.



Rysunek 4: Schemat układu 74181

4 Opis działania układu

Układ sumatora, którego schemat ideowy przedstawia rysunek 1 został zbudowany na uniwersalnej płytce montażowej według schematu przedstawionego na rysunku 5: Sygnały z generatorów (fala prostokątna) wprowadzane



Rysunek 5: Schemat budowanego układu

są na wejście liczników. Wynik ich pracy (dwie trzybitowe liczby) jest przekazywany do sumatora oraz wyświetlany na jednocyfrowych wyświetlaczach typu LED (jednocyfrowe liczby z zakresu od 0 do 7 wyświetlane są w systemie ósemkowym, który dla liczb mniejszych o ośmiu ma zapis identyczny z systemem dziesiętnym).

W sumatorze (74181) obydwie liczby są sumowane do liczby czterobitowej.

Wynik wyświetlany jest na dwucyfrowym wyświetlaczu LED w systemie ósemkowym. Możliwe są wyniki (sumy) z zakresu (dziesiętnego) od 0 do 15. Możliwe wyniki wraz ze sposobem ich wyświetlenia zostały zestawione w tabeli 1 na stronie 8.

4.1 Przykładowy stan układu

Założmy, że na wyjścia układu podajemy sygnały o różnych częstościach ω_1 i ω_2 , więc liczniki pracują z różną szybkością".

Założmy również, że w pewnej chwili t_0 odczytujemy i zapisujemy stan wejść i wyjść wszystkich elementów układu oraz, że pierwszy licznik "doliczył" do 6 (110) a drugi do 7 (111).

Na elementach zaobserwujemy następujące stany:

1. Pierwszy licznik (w momencie t_0 "doliczył" do 6)
 - wejścia R_{01} i R_{02} mają stan 0 (zerowanie licznika jest wyłączone - licznik pracuje)
 - wyjście Q_A ma stan 0 (najmłodszy bit pierwszego składnika sumy)
 - wyjście Q_B ma stan 1 (środkowy bit pierwszego składnika sumy)

- wyjście Q_C ma stan 1 (najstarszy bit pierwszego składnika sumy)
2. Drugi licznik (w momencie t_0 "doliczył" do 7)
- wejścia R_{01} i R_{02} mają stan 0 (zerowanie licznika jest wyłączone - licznik pracuje)
 - wyjście Q_A ma stan 1 (najmłodszy bit drugiego składnika sumy)
 - wyjście Q_B ma stan 1 (środkowy bit drugiego składnika sumy)
 - wyjście Q_C ma stan 1 (najstarszy bit drugiego składnika sumy)
3. Sumator (w momencie t_0 "doliczył" do 7)
- wejście A_0 ma stan 0 (najmłodszy bit pierwszego składnika sumy)
 - wejście A_1 ma stan 1 (środkowy bit pierwszego składnika sumy)
 - wejście A_2 ma stan 1 (najstarszy bit pierwszego składnika sumy)
 - wejście B_0 ma stan 1 (najmłodszy bit drugiego składnika sumy)
 - wejście B_1 ma stan 1 (środkowy bit drugiego składnika sumy)
 - wejście B_2 ma stan 1 (najstarszy bit drugiego składnika sumy)
 - wejścia A_3 i B_3 mają stan 0 (wprowadzamy liczby trzybitowe, więc czwarty bit musi być wyzerowany)
 - wejście C_N ma stan 0 (nie ma przeniesienia z poprzedniego sumatora)
 - wejścia S_1 i S_2 mają stan 0 (w ten sposób sumator jest skonfigurowany do dodawania składników)
 - wyjście F_0 ma stan 1 (pierwszy [najmłodszy] bit sumy $6 + 7 = 13$, $110 + 111 = 1101$)
 - wyjście F_1 ma stan 0 (drugi bit sumy $6 + 7 = 13$, $110 + 111 = 1101$)
 - wyjście F_2 ma stan 1 (trzeci bit sumy $6 + 7 = 13$, $110 + 111 = 1101$)
 - wyjście F_3 ma stan 1 (czwarty [najstarszy] bit sumy $6 + 7 = 13$, $110 + 111 = 1101$)

Niewymienione wyżej wejścia i wyjścia są bądź nieużywane (z niczym nie zwarte), bądź są zwarte tak jak na schemacie 5.

5 Podsumowanie

Zbudowany z modułów serii 74xx układ pokazuje możliwości operowania na liczbach binarnych za pomocą cyfrowych układów scalonych.

Za pomocą takich układów można konstruować dowolnie skomplikowane urządzenia. Na stronie internetowej <http://www.homebrewcpu.com/> można znaleźć przykład (działającego!) komputera wykonanego z układów serii 74xx.

Budowany w tym ćwiczeniu układ został ograniczony przez rozmiar płytki uniwersalnej użytej do jego konstrukcji.

W pierwszej wersji projektu układ jako wynik sumowania dwóch liczb czterobitowych generował liczbę pięcibitową. Ta miała być dekodowana poprzez specjalne zaprogramowanie pamięci EPROM i wyświetlana dziesiętnie na dwucyfrowym wyświetlaczu LED. Plan ten nie został ujęty w projekcie ze względu na brak programatora tego typu układów w pracowni elektronicznej.

A Muszka ma dziewczynę !!!

6 Bibliografia

Do sporządzenia niniejszego raportu wykorzystane zostały wiadomości z następujących prac:

- A. Filipkowski, *Układy elektroniczne analogowe i cyfrowe*, Warszawa 1978, 1995
- wykładów Prof. W. Dominika
- specyfikacji technicznych użytych układów scalonych

Tablica 1: Tabela wyników sumowania

binarnie	dziesiętnie	ósemkowo (na wyświetlaczu)
0000	0	00
0001	1	01
0010	2	02
0011	3	03
0100	4	04
0101	5	05
0110	6	06
0111	7	07
1000	8	10
1001	9	11
1010	10	12
1011	11	13
1100	12	14
1101	13	15
1110	14	16
1111	15	17